

마이크로스트립 T-접합에 대한 등가회로

박정호¹⁾, 강휘준¹⁾, 유민중¹⁾, 문형준¹⁾, 강동훈¹⁾, 임종식¹⁾, 안달¹⁾, 한상민²⁾

¹⁾순천향대학교 전기공학과, ²⁾순천향대학교 정보통신공학과²⁾

anotool0701@gmail.com

An Equivalent Circuit for Microstrip T-Junctions

Jeongho Park¹⁾, Huijune Kang¹⁾, Minjong Yoo¹⁾, Hyungzun Mun¹⁾, Donghun Kang¹⁾, Jongsik Lim¹⁾, Dal Ahn¹⁾, and Sang-Min Han²⁾

¹⁾Dept. of Electrical Eng., Soonchunhyang Univ.,

²⁾Dept. of Info. and Comm. Eng., Soonchunhyang Univ.

요약

.초고주파 대역용 전송선로로 널리 쓰이는 마이크로스트립 선로의 Tee-불연속 소자의 등가회로를 추출하는 방법을 제시한다. 전자기 시뮬레이션을 수행해서 얻은 S-파라미터에서 불연속이 없는 표준형 전송선로 부분을 디임베딩하여 순수한 불연속 소자만의 특성을 먼저 얻는다. 이를 이용하여 사전에 설정한 등가회로 토폴로지의 Z-파라미터 분석을 수행하여 Tee-불연속 소자의 등가회로를 추출한다. 최종적으로 등가회로에서 구한 S-파라미터와 전자기 시뮬레이션을 구한 특성을 비교하여 등가회로 소자값이 타당함을 보인다.

I. 서론

마이크로스트립 선로에서 선로를 구부리거나 세 개의 선로가 만나는 레이어아웃에서 불가피하게 T-접합의 불연속 소자를 만나게 된다. 이때, 불연속 소자에서는 선로의 임피던스에 순간적으로 악영향을 미치는 등가회로 상의 기생소자 성분들이 발생한다[1]. 이런 등가 소자를 보다 정확히 추출하여 회로 설계시 고려한다면 설계되는 마이크로파 회로의 신뢰도가 더 향상될 것이다. 본 연구에서는 전자기 시뮬레이션(electromagnetic(EM) simulation)을 활용하여 마이크로스트립 T-접합 소자의 등가회로를 추출하는 방법에 대하여 설명한다[2].

II. 본론

그림 1(a)는 마이크로스트립 T-접합 소자를 보여준다. 이런 불연속 소자에서는 등가적으로 기생 인덕턴스와 커패시턴스가 발생하기 마련이다. 따라서 이에 해당하는 등가회로를 그림 1(b)처럼 구성하고 여기에 널리 알려진 Z-파라미터 분석법을 적용하면 등가 소자를 구할 수 있다.

먼저 비유전율(ϵ_r)이 4.4이고, 두께가 0.8mm인 FR-4 기판을 이용하여 중심주파수 1.5GHz에서 특성 임피던스가 50Ω인 마이크로스트립 선로를 설계하였다. 그리고 그림 1(a)처럼 마이크로스트립 선로 및 T-접합을 구성하고 HFSS로 EM 시뮬레이션을 실시하였다. 이후 디임베딩 과정으로 T-접합 부분만의 S-파라미터를 남겼다. 마지막으로 등가회로에 대한 Z-파라미터 분석을 통하여 표 1과 같이 T-접합의 등가회로 소자값을 추출하였다[3].

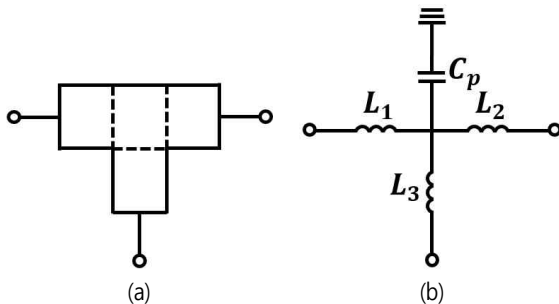


그림 1. 마이크로스트립 선로의 T-접합 소자와 등가회로 (a)T-접합 소자 (b)등가회로

표 1. 추출된 등가회로 소자값

Freq [GHz]	L_1 [nH] = L_2 [nH]	L_3 [nH]	C_p [pF]
1.5	0.0646	0.7659	0.0369

추출한 등가회로 소자들의 정확도를 검증하기 위하여 EM 시뮬레이션에서 구한 S-파라미터와 등가회로를 이용한 회로 시뮬레이션(circuit simulation)에서 구한 S-파라미터를 그림 2와 같이 비교하였다. 대체적으로 유사한 특성을 가지므로 제시한 등가회로 추출법에 의한 등가회로 소자값이 신뢰할 만한 결과임을 알 수 있다.

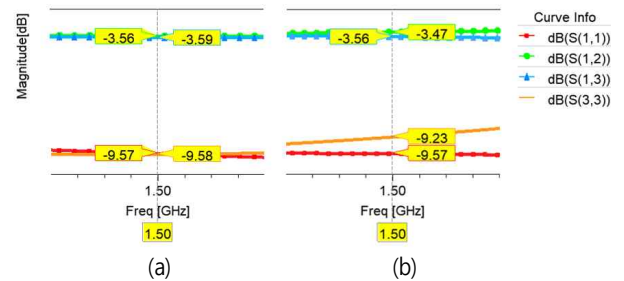


그림 2. S-파라미터 특성의 비교 (a)T-접합소자의 EM 시뮬레이션 (b)등가회로 소자를 이용한 회로 시뮬레이션

III. 결론

본 연구에서는 EM 시뮬레이션을 통하여 마이크로스트립 선로의 T-접합 소자에 대하여 S-파라미터 특성을 얻고, 설정한 등가회로의 Z-파라미터 분석을 통하여 등가회로 소자값을 구하였다. 추출한 T-접합 소자의 등가회로는 회로 시뮬레이션 결과에서도 신뢰할 만한 S-파라미터 특성을 보여주었다. 본 연구의 결과가 다양한 마이크로파 회로를 보다 정확하게 설계하는데 기여할 것으로 기대한다.

ACKNOWLEDGMENT

본 연구는 2022년도 교육부의 재원으로 한국연구재단의 지원을 받아 수행된 지자체-대학 협력기반 지역혁신 사업(2021RIS-004)과, 중소벤처기업부의 기술혁신개발사업의 일환으로 수행하였음(S3142209).

참고문헌

- [1] K. C. Gupta, *Microstrip Line and Slotlines (2/e)*, Artech House Inc, MA, 1996, pp. 196-200.
- [2] D. G. Swanson and W. J. R. Hoefer, *Microwave Circuit Modeling Using Electromagnetic Field Simulation*, Artech House Inc, MA, 2003.
- [3] D. M. Pozar, *Microwave Engineering (4/e)*, John Wiley & Sons, NY, 2012, pp. 174-178.